

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 02014573  
PUBLICATION DATE : 18-01-90

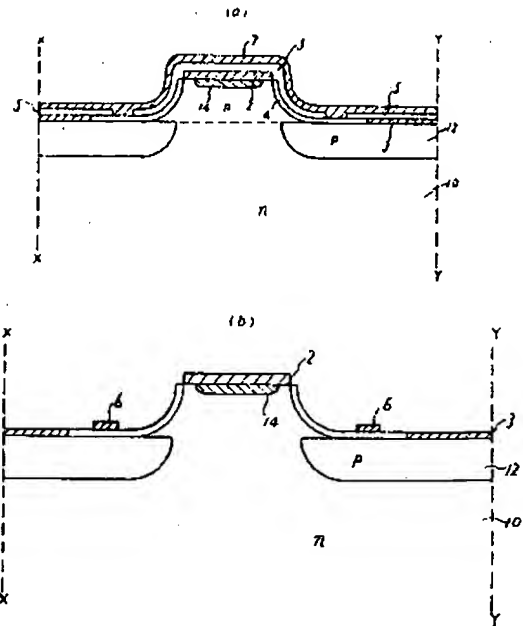
APPLICATION DATE : 30-06-88  
APPLICATION NUMBER : 63165624

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : HAN SEIKOU;

INT.CL. : H01L 29/74 H01L 21/66

TITLE : MANUFACTURE OF  
SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To measure a current shunt of each unit by a simple method by forming a coil of a metal film around an electrode of each unit of a high-power semiconductor device having the parallel structure while connecting a plurality of unit elements.

CONSTITUTION: A protective film 5 consisting of a wholly removable substance, for instance, a sensitizer for a phototype process or the like widely used for the manufacture of a semiconductor device is formed on the main surface on the cathode side of a semiconductor element overall the surface, while removing the protective film 5 only of the part where a coil is to be formed. Thereon, a metal film 7, for instance, an aluminium film is formed by a vacuum vapor deposition method or the like. Next, when the protective film 5 and the metal film 7 stuck thereon are removed leaving a detection coil 6, the detection coil 6 of a current can be made. An electrostatic induction thyristor obtained in this way has the detection coil 6 while being able to simply measure a current shunt of each unit.

COPYRIGHT: (C)1990,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-14573

⑤ Int.Cl.<sup>5</sup>

H 01 L 29/74  
21/66

識別記号

Q  
U

庁内整理番号

7376-5F  
7376-5F

④ 公開 平成2年(1990)1月18日

審査請求 未請求 請求項の数 1 (全4頁)

⑬ 発明の名称 半導体装置の製造方法

⑭ 特 願 昭63-165624

⑮ 出 願 昭63(1988)6月30日

⑯ 発 明 者 潘 性 厚 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑰ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑱ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

ユニット素子を複数個接続して並列構造を持つ大電力半導体装置の各ユニットの電極の周囲に、金属膜のコイルを形成し、このコイルにより各ユニットの電流分流を調べることを特徴とする半導体装置の製造方法、

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、基板上に設けた複数のユニット素子を並列にした大電力半導体装置の製造方法に関するものである。

(従来の技術)

第4図に、並列構造を持つ従来の大電力半導体装置の一例として、静電誘導サイリスタ(以下、S Iサイリスタという)の断面を示す。図において、(1)はアノード電極、(2)はカソード電極、(8)はゲート電極、(4)は絶縁性を持つ表面保護用のシリ

コン酸化膜、(10)はn型シリコンからなる基板、(11)はアノードとなるp型領域、(12)は埋め込みゲートとなるp型領域、(13)はエピタキシャル成長により形成されたn型領域、(14)はカソードとなるn型領域である、第4図の直線X・X及びY・Yの間は1つのユニット素子という。一般には、1枚の基板(10)の上にユニット素子を複数個形成され、並列に接続することにより使用される。

(発明が解決しようとする課題)

上記のような半導体装置は設計上又は製造上において様々な原因により、各ユニット素子に流れている電流は必ずしも均一ではない。このため、電流は局部的に集中し、大量な熱が発生し、半導体素子を破壊する。特に、大口径の大電力半導体装置の設計、開発に電流の均一的な流れは重要な課題である。今まで、電流分布の測定は困難であるので、半導体素子の開発において膨大な数の実験をしても、最適条件が決定できずその対策が課題であつた。

この発明は、かかる課題を解決するためになさ

れたもので、電流の分布を調べることによつて実験の進行方向を解明に把握して開発工数を大幅に減少することができる半導体装置の製造方法である。

〔課題を解決するための手段〕

この発明に係る半導体装置の製造方法は、半導体装置の表面にある絶縁性を持つシリコン酸化膜の上に金属膜例えばアルミニウム膜を全面的に形成し、この金属膜を写真製版法によつて、検出コイルを形成する。

〔作用〕

上記検出コイルでユニット素子ごとの電流を検出できるので、電流分布を知ることが可能になり、実験の進行、開発工数の削減に寄与する。

〔実施例〕

以下、上記の $\pi$ 型シリコン基板に $p$ 型埋め込みゲート構造を持つ $SI$ サイリスタを例として、この発明の実施について説明する。

第1図(a)、(b)はこの発明の半導体装置の製造方法の一実施例を説明するための断面図である。こ

て述べたが、この発明はこれに限定されることなく、ユニット素子が複数個並列接続された構造を有する他の半導体装置にも適用可能である。

また、この発明の金属膜コイルは単層構造に限られるものではなく、感度の向上をするために第3図に示すような多層構造も適用可能である。

〔発明の効果〕

この発明は以上説明したとおり、半導体装置の表面絶縁保護膜の上に金属膜を形成し、写真製版で検出コイルができ、このコイルより並列構造半導体装置の各ユニットの電流分流を簡単な方法で測定できるという効果がある。

4. 図面の簡単な説明

第1図はこの発明に係る半導体装置の製造方法の一実施例を示す断面図、第2図は第1図に示す半導体装置の電極及び検出コイルを示す平面配置図、第3図はこの発明の他の実施例を説明するための断面図、第4図は従来の並列構造を持つ半導体装置を説明するための断面図である。

図において(2)はカソード電極、(3)はゲート電極

これらの図において従来例の第4図と同一符号は同一部分を示す。また(6)は検出コイル、(7)は金属膜である。

次に製造工程について説明する。

まず、第1図(a)に示すように、半導体素子のカソード側の主表面に全面的に除去可能な物質、例えば半導体装置の製造で広く使用されている写真製版用感光剤等からなる保護膜(5)を表面全面に形成し、コイルを形成しようとする所だけ保護膜(5)を除去する。その上に真空蒸着法などで金属膜(7)例えばアルミニウム膜を形成する。

次に第1図(b)に示すように保護膜(5)及びその上に付いている金属膜(7)を検出コイル(6)を残して除去する。このようにして電流の検出コイル(6)ができる。単位ユニットにおけるカソード電極(2)及び検出コイル(6)の平面配置は第2図に示す。

このようにして得られた $SI$ サイリスタは、検出コイル(6)を持ち、各ユニットの電流分流は簡単に測定できる。

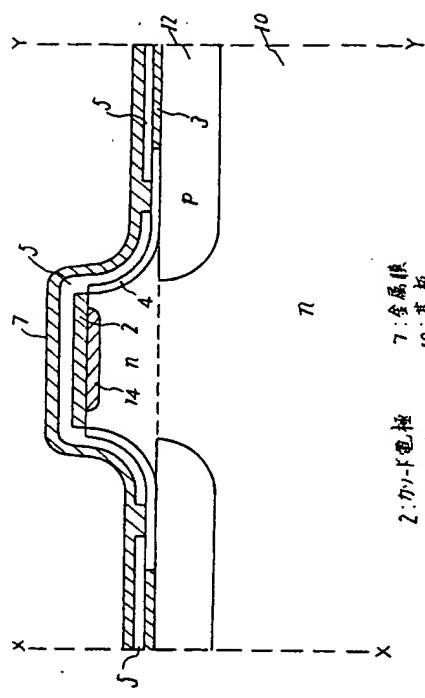
なお、上記実施例では $SI$ サイリスタを例とし

、(4)はシリコン酸化膜、(5)は保護膜、(6)は検出コイル、(7)は金属膜、01は基板、02は $p$ 型領域、03、04は $\pi$ 型領域である。

なお、各図中の同一符号は同一又は相当部分を示す。

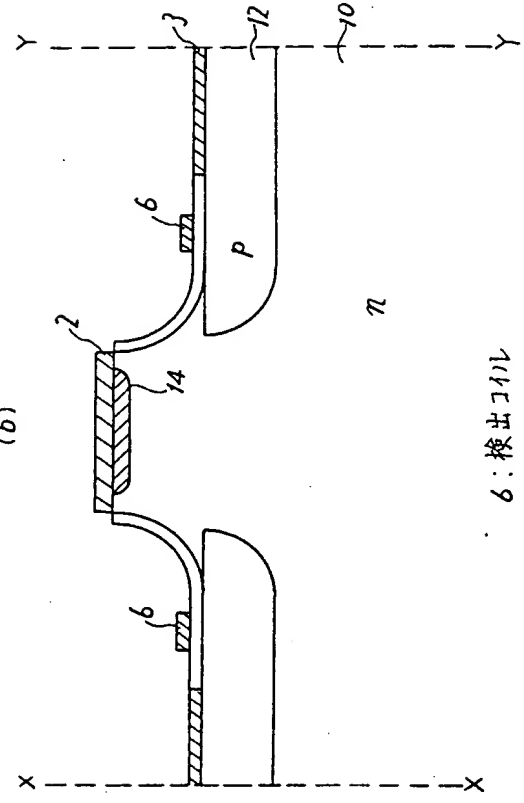
代理人 大 岩 増 雄

第1圖  
(a)



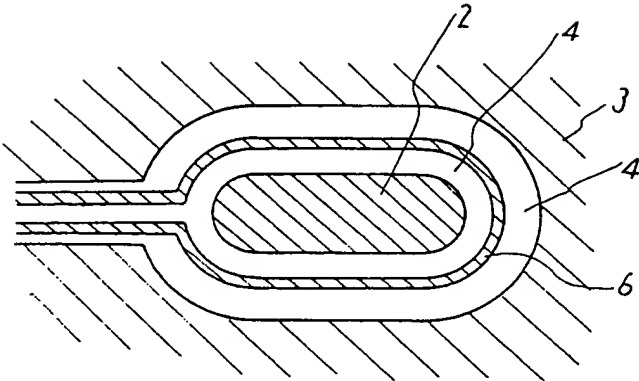
- 2: カソード電極
- 3: アノード電極
- 4: シリコン酸化膜
- 5: 保護膜
- 7: 金属膜
- 10: 基板
- 12: P型領域
- 14: N型領域

第1圖  
(b)

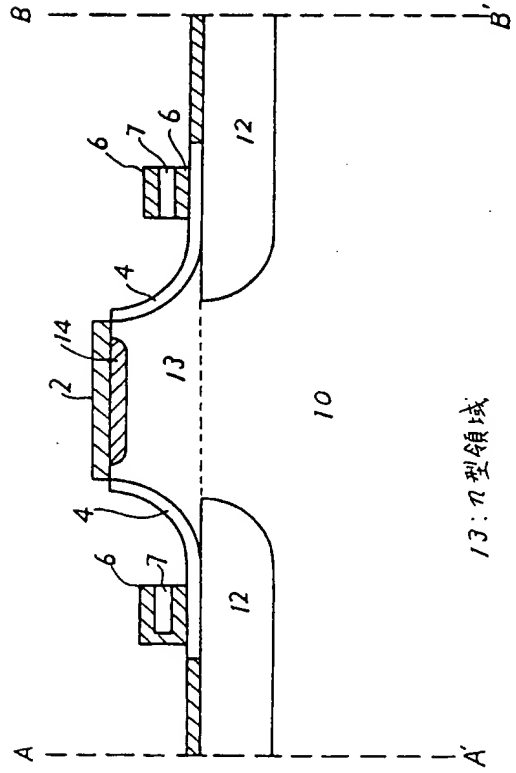


6: 検出コイル

第2圖



第3圖



13: N型領域



特許庁長官殿

1. 事件の表示 特願昭 63-165624 号

2. 発明の名称

半導体装置の製造方法

3. 補正をする者

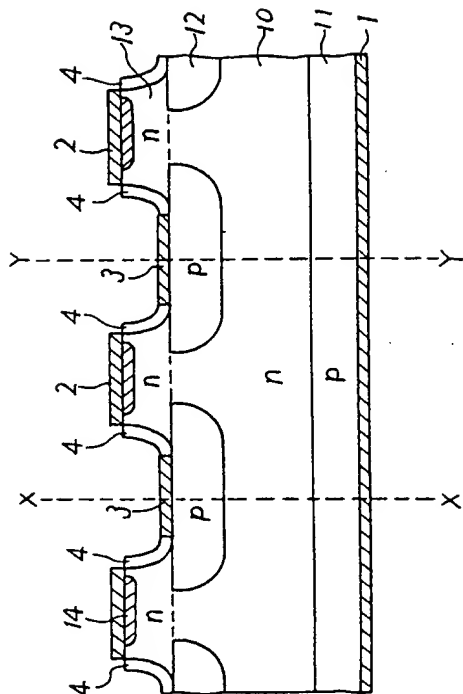
事件との関係 特許出願人  
住 所 東京都千代田区丸の内二丁目2番3号  
名 称 (601) 三菱電機株式会社  
代表者 志 岐 守 哉

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号  
三 菱 電 機 株 式 会 社 内  
氏 名 (7375) 弁 理 士 大 岩 増 雄  
(連絡先 03(213)3421 特許部)



第4図



5. 補正の対象

明細書の図面の簡単な説明の欄、および図面。

6. 補正の内容

(1) 明細書の第6頁第2行に「(7)は金属膜、(8)は基板、」とあるのを「(7)は金属膜、(8)は絶縁膜、(9)は基板、」に訂正する。

(2) 図面中第3図を別紙のとおり訂正する。

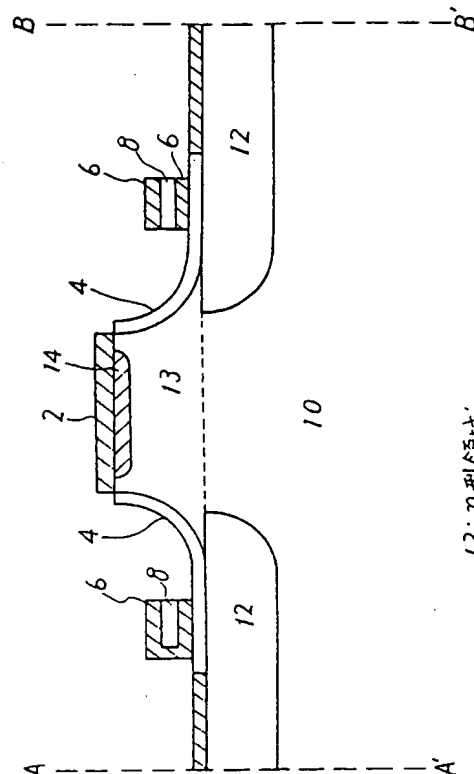
7. 添付書類の目録

(1) 訂正図面(第3図)

1 通

以 上

第3図



13: n型領域